

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-208862

(43)Date of publication of application : 17.09.1986

(51)Int.CI.

H01L 27/04

(21)Application number : 60-050865

(71)Applicant : SANYO ELECTRIC CO LTD
TOKYO SANYO ELECTRIC CO LTD

(22)Date of filing : 14.03.1985

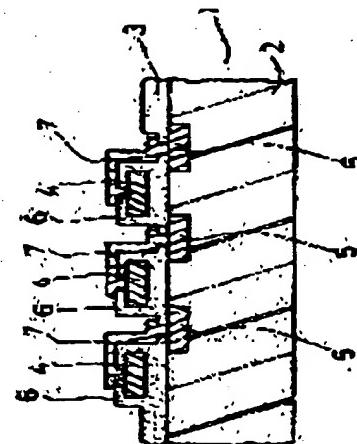
(72)Inventor : NOZAKI TSUTOMU
TANAKA TADAHIKO

(54) SEMICONDUCTOR RESISTOR

(57)Abstract:

PURPOSE: To enable arbitrary setting of a temperature coefficient as a whole, by implanting ions in first resistive elements formed of polysilicon and second resistive elements formed of ion-implanted layers.

CONSTITUTION: The resistive device is constructed of an insulating film 3 of silicon oxide or the like formed on a semiconductor substrate 2 by a thermal oxidation method or the like, first resistive elements 4 formed of polysilicon, having a negative temperature coefficient and patterned on the insulating film 3, second resistive elements 5 having a positive temperature coefficient, formed between the first resistive elements 4 and separated therefrom by the insulating film 3 on the semiconductor substrate 2, insulating films 6 integrated with the insulating film 3 on the semiconductor substrate 2 and covering the respective surface of the first resistive elements 4, and electrodes 7 each connecting the first resistive element 4 and the second resistive element 5 in series. The first resistive element 4 is formed of polysilicon and has a negative temperature coefficient, while the second resistive element 5 is formed of a P-type ion-implanted layer and has a positive temperature coefficient. By implanting ions in the group of the first resistive elements 4...4 and the group of the second resistive elements 5...5, the temperature coefficient of the first resistive elements 4 or the second resistive elements 5 is changed. According to this constitution, it is made possible to conduct adjustment so that a specified temperature coefficient can be set as a whole.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭61-208862

⑫ Int.CI.
H 01 L 27/04識別記号
厅内整理番号
P-7514-5F

⑬ 公開 昭和61年(1986)9月17日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体抵抗装置

⑮ 特願 昭60-50865

⑯ 出願 昭60(1985)3月14日

⑰ 発明者 野崎 効 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内

⑲ 発明者 田中 忠彦 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内

⑳ 出願人 三洋電機株式会社

㉑ 出願人 東京三洋電機株式会社

㉒ 代理人 弁理士 佐野 静夫

明細書

1. 発明の名称 半導体抵抗装置

2. 特許請求の範囲

(1) 一導電型の半導体基板と該半導体基板に形成されたポリシリコンより成る第1抵抗体群と前記半導体基板上の絶縁膜により前記第1抵抗体群と分離された第2抵抗体が交叉配置された半導体装置に於て、前記第1抵抗体が負の温度係数を有し、前記第2抵抗体が正の温度係数を有し、前記第1抵抗体群および前記第2抵抗体群にイオンを注入することで前記第1抵抗体または前記第2抵抗体の温度係数を変化させ、前記第1抵抗体群および前記第2抵抗体群とを接続することで全體としては特定の温度係数を持つ半導体抵抗装置。

3. 発明の詳細な説明

(1) 産業上の利用分野

本発明は半導体集積回路に用いられる特に温度係数を任意に設定できる半導体抵抗装置に関するものである。

(2) 従来の技術

一般に集積回路に用いられる抵抗体にはベースまたはエミッタ抵抗によって作られる抵抗抵抗、エビタキシャル層をそのまま利用したエビタキシャル抵抗、ピンチ抵抗、ポリシリコンを用いたポリシリコン抵抗等が考えられ、これらの抵抗体を利用して高抵抗の抵抗体形成が必要に加る場合がある。

この場合一般には抵抗体を長くするなどして高抵抗を得るため、抵抗体の占める面積が大きかったり抵抗値変動が大きかったりする欠点を有していた。

上述の欠点を無くすものとして特開昭59-191368号公報が詳しく述べ、一導電型の半導体基板上に熱酸化等で形成した酸化膜と該酸化膜上に形成したポリシリコンより成る第1抵抗体群と前記半導体基板上の絶縁膜により前記第1抵抗体群と分離しつつ第1抵抗体群の間に試験により形成された第2抵抗体群(試験抵抗体群)と前記ポリシリコン抵抗体と前記試験抵抗体とを相互接続する電極により構成していた。

(1) 発明が解決しようとする問題点

上述の如き構成の抵抗体は半導体面積を大きくとる必要がなく高密度実装が可能になるが、前記ポリシリコン抵抗体および前記抵抗体はある値の温度係数を有しているため、任意に温度係数を設定できない欠点を有していた。

(2) 問題点を解決するための手段

一般にポリシリコン抵抗体(4)および抵抗体(5)はある値の温度係数を有している。本発明はこの温度係数を効果的に活用し全体としては任意に特定の温度係数を持たしたものであり、前記第1抵抗体(4)が負の温度係数を有し、前記第2抵抗体(5)が正の温度係数を有し、前記第1抵抗体群(4)…(4)および前記第2抵抗体群(5)…(5)にイオンを注入することで前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数を変化させ、前記第1抵抗体群(4)…(4)および前記第2抵抗体群(5)…(5)とを接続することで解決するものである。

作用

一般に抵抗体(4)(5)の温度係数は不純物濃度の因

法等でパターン化されたポリシリコンより成る負の温度係数を持った第1抵抗体(4)と、前記半導体基板(2)上の絶縁膜(3)により前記第1抵抗体(4)と分離され前記第1抵抗体(4)(4)の間に形成された正の温度係数を持った第2抵抗体(5)と、前記半導体基板(2)上の絶縁膜(3)と一体化されかつ前記第1抵抗体(4)表面を覆う絶縁膜(6)と、第1図の如く前記第1抵抗体(4)と前記第2抵抗体(5)とを直列に接続する電極(7)とにより構成されている。

本発明の特徴とする所は上述の第1抵抗体(4)と第2抵抗体(5)にある。第1抵抗体(4)はポリシリコンより成っており負の温度係数を有し、第2抵抗体(5)は例えばP型のイオン注入層より成っており正の温度係数を有している。ここで一般に抵抗体(4)(5)の抵抗値は第3図・第4図の如くイオン注入量によってシート抵抗を変えることが可能であり、そして各々のシート抵抗により温度係数が変わってくるため、前記第1抵抗体群(4)…(4)および前記第2抵抗体群(5)…(5)にイオンを注入することで前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数

を変更する。従ってポリシリコンより成っている第1抵抗体(4)とイオン注入層よりなる第2抵抗体(5)に、夫々所定の条件でイオン注入を行うと各々温度係数が変わり全体としては任意に温度係数を設定することが可能となる。

(3) 実施例

半導体抵抗装置の温度係数は、抵抗体素材の温度係数で殆んど定まり、使用者側でこれを任意に設定することができないのが通常である。そこで特定の温度係数を持つ半導体抵抗装置が必要な時は、半導体抵抗装置の温度特性を個々に実測し、選別によって所望の温度係数の半導体抵抗装置を選定せねばならず、非常に手間がかかっていた。本発明は前記半導体抵抗装置の温度係数を任意に設定できるものである。

以下に本発明に関する半導体抵抗装置(1)の一実施例を第1図乃至第3図を参照しながら説明する。

第2図に示す如く一導電型の半導体基板(2)と、該半導体基板(2)上に酸化法等で形成された酸化シリコン等の絶縁膜(3)と、前記絶縁膜(3)上に鉛封

を変化させ、前記第1抵抗体群(4)…(4)および前記第2抵抗体群(5)…(5)とを接続することで全体としては特定の温度係数を持つように調節することが可能である。

例えばポリシリコンにボロンをイオン注入した場合は第5図の如く変化する。またここでは図示していない他の抵抗体においても同様である。

(4) 発明の効果

本発明は以上の説明からも明らかな如く前記第1抵抗体群(4)…(4)および前記第2抵抗体群(5)…(5)にイオン注入することで前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数を変化させ、前記第1抵抗体群(4)…(4)および前記第2抵抗体群(5)…(5)とを接続することで全体としては特定の温度係数を持つように調節することが可能である。従って非常に精度が高くかつ温度係数を任意に設定できる半導体抵抗装置が可能となる。

4. 図面の簡単な説明

第1図は本発明による半導体抵抗装置の平面図、第2図はX-X断面による半導体抵抗装置の断面

図、第3図はポリシリコン・P型のイオン注入層抵抗の温度等性図、第4図・第5図はポリシリコンのイオン注入依存性を示す図である。

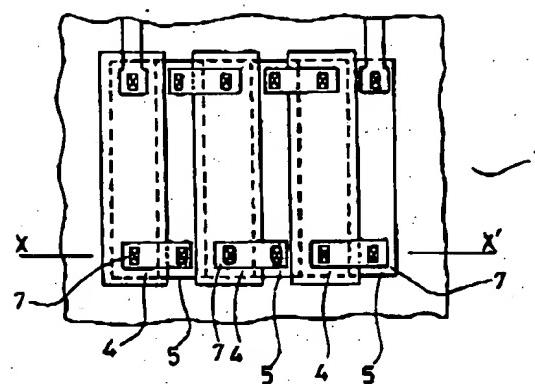
主な図書の説明

- (1)は半導体抵抗基盤、(2)は半導体基板、
(3)は最外膜、(4)は第1抵抗体、(5)は第2抵抗体、
(6)は絶縁膜、(7)は電極である。

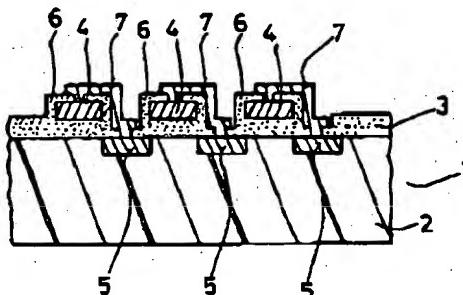
出願人 三洋電機株式会社 外1名

代理人 弁理士 佐野 静夫

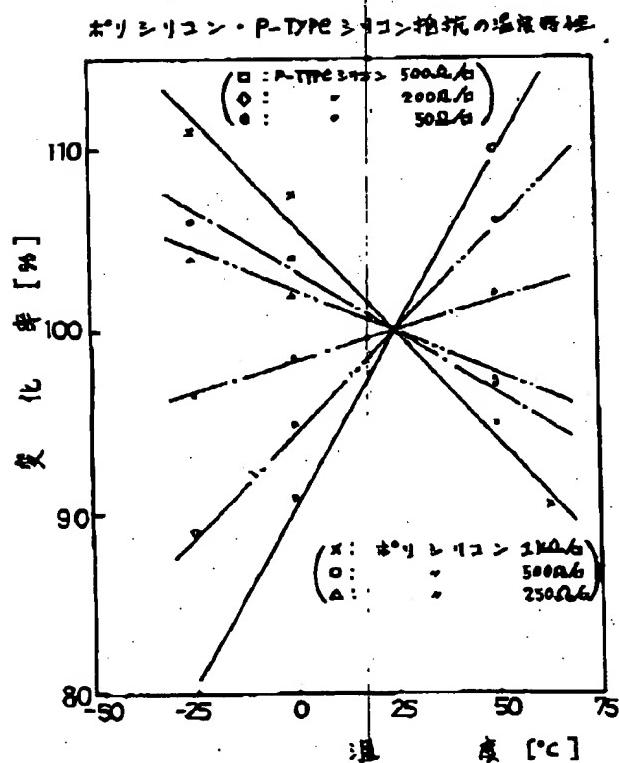
第1図



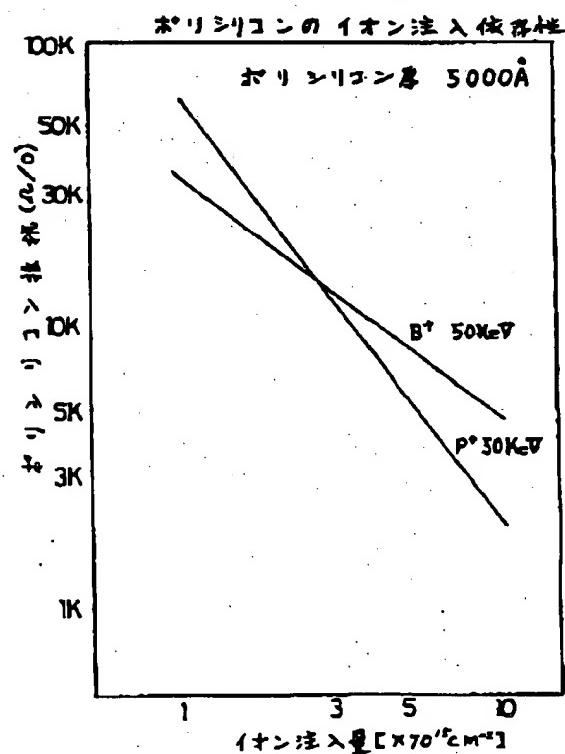
第2図



第3図



第4図



第5図

抵抗体	注入容量 [cm ³]	注入電圧 [TeV]	不純物	シート抵抗 [Ω/□]	温度特性 [%/°C]
ポリシリコン	2.1×10^{15}	50K	ボロン	250	-0.1
ポリシリコン	1×10^{15}	50K	ボロン	500	-0.12
ポリシリコン	5×10^{14}	50K	ボロン	1000	-0.24